

Dipl.-Ing. Dirk Behrens, Langenhagen

Entwurfsorientierte Partitionierung digitaler Schaltungen

Reihe **20**: Rechnerunterstützte
Verfahren

Nr. **244**

Inhaltsverzeichnis

1	Einleitung	1
2	Das Partitionierungsproblem.....	4
2.1	Zielsetzung und Randbedingungen.....	4
2.1.1	Hardware-Software-Partitionierung	5
2.1.2	Task-Partitionierung	5
2.1.3	Schaltungspartitionierung.....	6
2.2	Probleme und Algorithmen	9
2.2.1	Probleme	9
2.2.2	Problemklassen	10
2.2.3	Algorithmen und Komplexität	12
2.2.4	NP-Probleme	13
2.2.5	Partitionierungsproblem	13
2.2.6	Algorithmen zur Lösung von Optimierungsproblemen.....	16
2.2.7	Lösungsansätze für NP-vollständige Probleme	17
3	Formale Beschreibung	19
3.1	Schaltungen.....	19
3.2	Graphen	20
3.3	Partitionen und Cluster	23
3.4	Partitionierung.....	24
3.4.1	Bi-Partitionierung	24
3.4.2	Mehrwege-Partitionierung.....	26
3.4.3	Formulierung als ganzzahliges Optimierungsproblem.....	27
3.4.4	Clustering	28
3.4.5	Single-Device-FPGA-Partitionierung	29
3.4.6	Multiple-Device-FPGA-Partitionierung	30

3.4.7 Optimierung der Verzögerungszeit.....	31
3.4.8 Replikation von Instanzen	31
3.4.9 Retiming	33
3.5 Schaltungsmodellierung durch Graphen	34
3.5.1 Clique-Graph	35
3.5.2 Extraknotengraph	36
3.5.3 Gerichtete Graphen.....	37
3.5.4 Bewertete Graphen	39
4 Bekannte Partitionierungsansätze.....	43
4.1 Klassifizierung von Partitionierungsverfahren	43
4.2 Iterative Verbesserungsverfahren.....	45
4.2.1 Group-Migration.....	47
4.2.1.1 Die Standardverfahren von Kernighan und Fiduccia.....	47
4.2.1.2 Erweiterungen.....	51
4.2.2 Tabu-Search	53
4.2.3 Simulated-Annealing	54
4.2.4 Genetische Algorithmen	56
4.3 Konstruktive Verfahren	61
4.3.1 Clustering	62
4.3.1.1 Auffinden von Clustern in digitalen Schaltungen	63
4.3.1.1.1 Zufallsgesteuertes Clustering	63
4.3.1.1.2 Topologisches Clustering.....	63
4.3.1.1.3 Geometrisches Clustering	64
4.3.1.1.4 Clustering mit Signalfluß	64
4.3.1.1.5 Andere Ansätze	65
4.3.1.2 Zusammenfügen von Clustern.....	66
4.3.1.3 Integration des Clusters in andere Heuristiken	66
4.3.2 Flüsse in Netzwerken	67

4.3.3 Analytische Verfahren	69
4.3.4 Neuronale Netze	74
4.3.5 Kombinatorische Verfahren.....	76
4.3.5.1 Set-Covering	77
4.3.5.2 Bin-Packing	77
4.3.6 Künstliche Intelligenz.....	80
4.4 Manuelle Partitionierung	80
4.5 Bewertung	81
4.6 Anforderungen an neue Partitionierungsverfahren.....	83
5 Strukturerkennung in flachen Schaltungen.....	86
5.1 Rangvergabe	89
5.1.1 Breitensuche für azyklische Graphen	90
5.1.2 Breitensuche für zyklische Graphen.....	91
5.2 Schneiden von Rückkopplungszweigen.....	94
5.3 Fanout-freie Kegelstrukturen	96
5.4 Elimination spezieller Schaltungsteile und Netze	100
5.5 Rückkopplungsschleifen	103
5.6 Bearbeitung von Clustern	107
5.6.1 Wachstum von Clustern	108
5.6.2 Zusammenführung von Clustern.....	110
5.6.3 Bewertung von Clustern.....	112
5.7 Ergebnisse.....	115
5.7.1 Bewertung der Clusterstruktur	116
5.7.2 Partitionierungsergebnisse.....	121
6 Strukturausnutzung in hierarchischen Schaltungen	125
6.1 Gründe für Hierarchie.....	126

6.2 Klassifizierung hierarchischer Blöcke.....	127
6.3 Abschneiden der Hierarchie	128
6.4 Hierarchische Partitionierung.....	130
6.4.1 Hierarchische Vorgehensweise	130
6.4.2 Herausziehen von Instanzen	131
6.4.3 Zusammenfassen von Instanzen.....	132
6.4.4 Vergrößern der Cluster mit freien Bibliotheksinstanzen	133
6.4.5 Abschließendes Zusammenfassen der Cluster	135
6.5 Ergebnisse.....	136
7 Verbindung von DDP und HierPart.....	139
8 Zusammenfassung und Ausblick	141
Anhänge	143
A Benutzte Benchmarkschaltungen.....	143
B Partitionierungsumgebung PALE	144
Literaturverzeichnis.....	145