

Dipl.-Ing. Ansgar P. Ungerling, Soest

Integrationsgerechter Entwurf von Fuzzy-Reglern

Reihe **20**: Rechnerunterstützte
Verfahren

Nr. **210**

Inhaltsverzeichnis

1 Einleitung	1
2 Grundlagen	4
2.1 Fuzzy-Regler	4
3 Grundgatter digitaler Fuzzy-Regler	8
3.1 Minimumgatter in digitaler Schaltungstechnik	8
3.2 Indirekte Minimumbildung	9
3.3 Direkte Minimumbildung	13
4 Speicherung von Zugehörigkeitsfunktionen	18
4.1 Punktweise Speicherung	19
4.2 Verwendung von Stützstellen und Parametern	21
4.3 Speicherung charakteristischer Teilstücke	24
4.4 Gegenüberstellung der betrachteten Verfahren	31
5 Architekturkonzepte für Fuzzy-Regler	34
5.1 Konzepte zur Hardwareimplementierung	35
5.2 Fuzzy-Prozessoren und Fuzzy-Co-Prozessoren	37
5.3 Akzelerator ASICs	39
5.4 Fuzzy-Controller	40
5.5 Gegenüberstellung der Architekturkonzepte	43
6 Strategien zur Umsetzung von Fuzzy-Reglern	44
6.1 Integrationsgerechter Fuzzy-Regler Algorithmus	44
6.2 Einschränkung der Flexibilität	45
6.3 Grundschaltungen	46
6.4 Ausnutzen von Datenabhängigkeiten	47
6.4.1 Selektion aller aktiven Regeln	48
6.4.2 Sprungverfahren	51
6.4.3 Blockverfahren	52
6.4.4 Vergleich der Verfahren zur Selektion aktiver Regeln	56

6.5	Datenflußanalyse eines Fuzzy-Reglers	60
6.6	Architekturkonzepte	61
7	Fuzzy-Regler mit festverdrahteter Steuerung	64
7.1	Fuzzy-Controller in bitparalleler Technik	65
7.1.1	Fuzzifizierung und Regelarbeitung	67
7.1.2	Überlagerung der Konklusionen	70
7.1.3	Defuzzifizierung	72
7.1.4	Prototypimplementierung	72
7.2	Fuzzy-Controller in pulsweiten Technik	74
7.2.1	Fuzzifizierer für PWM-Eingangssignale	75
7.2.2	Inferenzstufe in PWM-Technik	78
7.2.3	Überlagerung der Ausgangsfunktionen	80
7.2.4	Defuzzifizierung	81
7.2.5	Prototypimplementierung	81
7.3	Gegenüberstellung von Fuzzy-Reglern mit festverdrahteter Steuerung	84
8	Fuzzy-Regler mit programmierbarer Steuerung	86
8.1	8-Bit Fuzzy-Prozessor: FUZZY 6502	87
8.1.1	Analyse des Fuzzy-Reglers auf einem 6502 Mikroprozessor	88
8.1.2	Erweiterungsmöglichkeiten des Mikroprozessors	89
8.1.3	Neue Befehle zur Reduzierung des Speicherbedarfs im Inferenzteil	90
8.1.4	Erweiterung der ALU zur Beschleunigung der Defuzzifizierung	95
8.1.5	Implementierung des Fuzzy-Prozessors	99
8.1.6	Leistungsmerkmale und Kenngrößen	100
8.2	Fuzzy-Akzelerator Chip	102
8.2.1	Analyse eines Fuzzy-Reglers auf einem 32-Bit Prozessor System	103
8.2.2	Konzeptionierung eines Fuzzy-Akzelerator Chips	104
8.2.3	Architektur des Akzelerator Chips zur Berechnung einer Regel	110
8.2.4	Simulationsergebnisse	112
8.3	Gegenüberstellung von Fuzzy-Reglern mit programmierbarer Steuerung	114

9 Mixed-Signal Fuzzy-Regler	116
9.1 Mixed-Signal Fuzzy-Regler mit schaltbarer Regelbasis	118
9.2 Mixed-Signal Fuzzy-Regler mit Zeigerarchitektur	122
9.2.1 Schnittstelle zwischen Fuzzifizierung und Inferenzeinheit	122
9.2.2 Größensortierte Zeigerzuweisung	123
9.2.3 Inferenzeinheit für Zeigerverarbeitung	126
9.2.4 Schnittstelle zwischen Inferenzeinheit und Defuzzifizierung	127
9.2.5 Defuzzifizierung	128
9.2.5 Gesamtarchitektur und Prototypimplementierung	129
9.3 Vergleich der Mixed-Signal Architekturen	131
10 Zusammenfassung	132
Literatur	134