

# Inhaltsverzeichnis

<b>1. Einleitung und Motivation</b>	<b>1</b>
<b>2. Grundlagen und Begriffe</b>	<b>3</b>
2.1 Mathematische Grundlagen und Begriffe zur Schaltalgebra	3
2.2 Grundbegriffe zur Schaltwerkstheorie	4
2.2.1 Schaltwerk	4
2.2.2 Steuerwerkssystem	6
2.3 Leistungsaufnahme digitaler Schaltungen	9
2.3.1 Verlustleistung eines Inverters	9
2.3.2 Verlustleistung in CMOS-Schaltnetzen	13
2.3.3 Verlustleistung in Steuerwerken	15
2.3.4 Leistungsaufnahme in Steuerwerkssystemen	16
<b>3. Entwurf digitaler Systeme mit minimaler Leistungsaufnahme</b>	<b>17</b>
3.1 Systematischer Entwurf digitaler Systeme	17
3.1.1 Technologische und schaltkreistechnische Maßnahmen	19
3.1.2 Auswahl der Schaltnetztechnik	20
3.1.3 Maßnahmen zur Optimierung des Schaltnetzes	22
3.2 Abschaltbare Funktionsblöcke	23
3.3 Spezielle Vorschläge für Prozessoren	27
3.4 Aufgabenstellung	27
<b>4. Reduktion der Leistungsaufnahme durch Auslagern von Teilfunktionen</b>	<b>30</b>
4.1 Aktivitäten eines Steuerwerks und Aktivitäten im Steuerwerkssystem	33
4.1.1 Abschaltbarkeit und Reduktion der Leistungsaufnahme	37
4.1.2 Abschalten/Anschalten eines Teilsteuwerkes	41
4.2 Suche nach auslagerbaren Teilgraphen	42
4.2.1 Auslagerungsverfahren	44
4.2.2 Kostenkriterien	45
4.2.3 Verdopplung von Zuständen	48
4.2.4 Bestimmung relevanter Aus- und Eingabevariablen	51
4.2.5 Suche nach einem geeigneten Startknoten	56
4.3 Zusammenfassung	57
<b>5. Dekomposition von Steuerwerken</b>	<b>60</b>
5.1 Allgemeine, bidirektionale Dekomposition	60
5.1.1 Einfügen von Wartezuständen	62
5.1.2 Kopplung der Steuerwerke	65
5.1.3 Zeitverhalten der Ausgabe und abschaltbare Teilsteuwerke	73
5.2 Tabellarisches Dekompositionsverfahren	77

<b>6. Analyse der Leistungsaufnahme hierarchisch abhängiger Steuerwerke</b>	<b>83</b>
6.1 Eignung klassischer Analyseverfahren für Steuerwerkssysteme	83
6.2 Modellierung des Steuerwerkssystems	85
6.2.1 Klassifizierung der Ereignisse	85
6.2.2 Struktur des betrachteten Steuerwerks	87
6.2.3 Mathematische Modellierung der Übergänge	88
6.2.4 Modellierung der Registerübergänge	92
6.2.5 Durchführung der Analyse	94
6.3 Bestimmung der globalen Zustandsfolgen	96
6.3.1 Konstruktion der lokalen Zustandsfolgen	96
6.3.2 Konstruktion der globalen Zustandsfolgen	102
6.3.3 Sonderfall bei der Synchronisierung	110
6.4 Globale Gesamtzustandsfolgen	113
6.4.1 Konstruktion der Gesamtzustandsmengenfolgen	113
6.4.2 Bestimmung der globalen Gesamtzustandsmengenfolgen	116
6.4.3 Verfahren zur Verfügung der Freistellen	120
6.4.4 Optimierung der Freistellenverfügung	124
<b>7. Technische Realisierbarkeit</b>	<b>128</b>
7.1 Zusammenspiel der Steuerwerke	128
7.2 Isolieren abgeschalteter Teilsteuerwerke	129
7.3 Beliebige, bipolare Technologie	130
7.4 CMOS-Technologie	133
<b>8. Implementierung, Ergebnisse und Auswertung</b>	<b>136</b>
8.1 Entwurfswerkzeuge	136
8.2 Entwurfsbeispiele und Ergebnisse	138
8.2.1 Charakterisierung der Beispiele	139
8.2.2 Detaillierte Analyse der Leistungsaufnahme eines Beispiels	140
8.2.3 Detaillierte Analyse einer Steuerwerksaufteilung	141
8.2.4 Untersuchung der Beispielsteuerwerke	144
8.3 Beurteilung des Verfahrens	145
<b>9. Zusammenfassung und Ausblick</b>	<b>147</b>
<b>10. Abkürzungen und Formelzeichen</b>	<b>150</b>
<b>11. Literatur</b>	<b>153</b>