

# Inhaltsverzeichnis

<b>1</b>	<b>Einleitung</b>	<b>1</b>
1.1	Automatisierter Schaltkreisentwurf . . . . .	3
1.2	Verhaltensbasierte und spektrale Logiksynthese . . . . .	6
1.3	Ziel dieser Arbeit . . . . .	8
1.4	Aufbau dieser Arbeit . . . . .	8
<b>2</b>	<b>Grundlagen</b>	<b>10</b>
2.1	Boolesche Operationen . . . . .	10
2.2	Normalformen . . . . .	19
2.3	Spezielle Eigenschaften Boolescher Funktionen . . . . .	22
2.3.1	Unabhängigkeit von Variablen . . . . .	25
2.3.2	Linearität . . . . .	26
2.3.3	Monotonie . . . . .	27
2.3.4	Symmetrie . . . . .	29
2.3.5	Dekomponierbarkeit . . . . .	30
<b>3</b>	<b>Normalformtransformationen</b>	<b>33</b>
3.1	Beziehung zwischen den Normalformen . . . . .	33
3.2	Reed-Muller-Transformation . . . . .	36
3.3	Duale Reed-Muller-Transformation . . . . .	40
3.4	Polaritätstransformationen . . . . .	43
<b>4</b>	<b>Boolesche Entscheidungsdiagramme</b>	<b>46</b>
4.1	Binärbäume . . . . .	47
4.2	Binäre Entscheidungsdiagramme . . . . .	56
4.3	Funktionale Entscheidungsdiagramme . . . . .	63

4.4	Äquivalenz-Entscheidungsdiagramme . . . . .	71
4.5	Graphtransformationen . . . . .	79
4.6	Berechnung von Eigenschaften Boolescher Funktionen . . . . .	85
<b>5</b>	<b>Ein System zur darstellungsabhängigen Logikminimierung</b>	<b>91</b>
5.1	Übersicht . . . . .	92
5.2	Darstellung und Manipulation mehrstufiger Schaltnetze . . . . .	93
5.3	Minimierung der Schaltungsstruktur . . . . .	95
5.3.1	Rekursives Entfernen konstanter und trivialer Knoten . . . . .	96
5.3.2	Dekomposition nach Funktionseigenschaften . . . . .	97
5.3.3	Gesteuertes Kollabieren von Schaltungsteilen . . . . .	98
5.4	Minimierung der Funktionsdarstellung . . . . .	99
5.4.1	Optimierung der Darstellungspolarität . . . . .	100
5.4.2	Optimierung der Baumdarstellung . . . . .	102
5.4.3	Auswahl der Darstellungsform . . . . .	102
5.4.4	Verfügen von Don't-Cares . . . . .	103
<b>6</b>	<b>Ergebnisse</b>	<b>106</b>
6.1	Angaben zur Implementierung . . . . .	106
6.2	Bewertungskriterien . . . . .	107
6.3	Auswahl der Benchmarks . . . . .	108
6.4	Minimierungsstrategie . . . . .	108
6.5	Beispiel für einen Minimierungslauf . . . . .	113
6.6	Ergebnisse . . . . .	114
6.6.1	Verbesserung bereits minimierter Schaltnetze . . . . .	114
6.6.2	Minimierung durch ALS . . . . .	114
6.6.3	Minimierung von PLA-Schaltungen . . . . .	114
6.6.4	Verfügen von Don't-Cares . . . . .	121
<b>7</b>	<b>Zusammenfassung</b>	<b>125</b>
	<b>Literaturverzeichnis</b>	<b>126</b>