

Inhaltsverzeichnis

1.	Einleitung	1
2.	Videosignalformate und bestehende Ansätze für deren Umformatierung	3
2.1.	Formate für die Übertragung und Verarbeitung von Videosignalen	3
2.2.	Besonderheiten bei der Umformatierung von Videosignalen	7
2.3.	Zwischenspeicher für Umformatierungsaufgaben	8
2.3.1.	Anforderungen an Zwischenspeicher	8
2.3.2.	Wechselbetrieb von Speichern (Ping-Pong-Betrieb)	9
2.3.3.	Probleme beim Einsatz von RAM-Speichern	10
2.3.4.	Speicher mit eingeschränkter Adressierbarkeit	14
2.3.5.	Kombinationen von Registern mit anderen Baugruppen	15
2.4.	Eigenschaften bisheriger Entwurfsansätze für Register/Multiplexer-Schaltungen	15
2.5.	Ansätze für den Entwurf mehrstufiger Anordnungen	18
3.	Untersuchung der Eigenschaften der eingesetzten Grundelemente	22
3.1.	Struktur und Eigenschaften von Schieberegistern	22
3.1.1.	Master-Slave-Schieberegister	22
3.1.2.	Grundprinzip von parallelisierten Schieberegistern	22
3.1.3.	Aufbau von Schieberegistern mit RAM-Grundzellen	23
3.1.4.	Grundtendenz bei Schieberegistern	24
3.2.	Einfluß von Multiplexern auf den Realisierungsaufwand	24
3.3.	Realisierung einer Steuerung	25
4.	Ableitung einer Zielarchitektur für Umformatierungsaufgaben	27
4.1.	Rekursives Grundelement	27
4.1.1.	Ableitung der rekursiven Grundstruktur	27
4.1.2.	Wegemöglichkeiten bei Hintereinanderschaltung rekursiver Grundelemente	29
4.1.3.	Einschränkung der bei der Wegesuche zugelassenen Möglichkeiten	29
4.1.4.	Verwendete Darstellungsform für rekursive Vertauschungsoperationen	30
4.1.5.	Symmetrische und unsymmetrische Grundoperationen	30
4.2.	Paralleles Grundelement	31
4.3.	Verwendung anderer Zielarchitekturen	32
4.4.	Anwendung von Pipelining	33
5.	Partitionierung von Umformatierungsschaltungen mit Hilfe von Basislösungen	35
5.1.	Verarbeitung identischer Umformatierungsaufgaben im Zeitmultiplex	35
5.2.	Hierarchische Aufteilung durch rekursives Vorgehen	36
5.3.	Ziele bei der Partitionierung von Umkonfigurierungsschaltungen	39
5.4.	Grundidee des hier entwickelten Verfahrens	40
5.5.	Behandelbare Grundaufgaben	41
5.6.	Vorüberlegungen zur Durchführung des Verfahrens	41
5.7.	Durchführung der einzelnen Schritte des Verfahrens	45
5.7.1.	Bestimmung der Anwendbarkeit und der Basislänge	45
5.7.2.	Zerlegung in Teilschaltungen auf Basis von Primfaktoren	46
5.7.3.	Untersuchung der übrigen Teiler	47
5.7.4.	Weitere Verbesserungsmöglichkeiten bei der Durchführung des Verfahrens	49
5.8.	Bestimmung der Reihenfolge der Basislösungen	49
5.9.	Erweiterungen des Verfahrens	51
5.9.1.	Anwendung auf periodenübergreifende Umformatierungsaufgaben	51
5.9.2.	Unvollständig definierte Umformatierungsaufgaben	52
6.	Architektur-Varianten	53
6.1.	Kombination mit weiteren Umformatierungsschritten	53
6.2.	Parallelisierte Umformatierungsnetzwerke	53
6.3.	Bitplane-Architektur	54
6.4.	Nutzung von Grundelementen zur Signalverzögerung	54
6.5.	Auflösung baumförmiger Grundstrukturen	55

7.	Anwendungsmöglichkeiten des Basislösungsverfahrens	57
7.1.	Zeitliche Expandierung und Komprimierung	57
7.1.1.	Anwendung auf gleich große Komponenten	57
7.1.2.	Anwendung auf unterschiedliche Komponenten	58
7.1.3.	Zweidimensionale Operationen für Blöcke	61
7.1.4.	Zeitlich überlappende Expandierung und Komprimierung	63
7.1.5.	Unvollständig definierte zeitliche Expandierung und Komprimierung	65
7.2.	Umkehrung der zeitlichen Reihenfolge	67
7.3.	Grenzen des Basislösungsverfahrens	68
7.3.1.	Bitrevers-Formatierung	68
7.3.2.	Zigzag-Scan	69
8.	Effizienzüberprüfung anhand eines Anwendungsbeispiels	70
8.1.	Fallbeispiel: Teilbandfilterbank	70
8.2.	Abschätzung des Aufwands für die Realisierung mit rekursiven Grundelementen	71
8.3.	Aufwand für die Realisierung mit parallelem Grundelement	72
8.4.	Bewertung der Ergebnisse im Vergleich mit herkömmlichen Ansätzen	73
9.	Ausblick	75
10.	Zusammenfassung	76
	Anhang	77
A-1.	Projektion der Zwischenleitungsanordnung	78
A-2.	Eigenschaften von Mehrphasen-Schieberegistern	80
A-2.1.	Struktur von Mehrphasen-Schieberegistern	80
A-2.2.	Flächenbedarf von Mehrphasen-Schieberegistern	81
A-3.	Interner Aufbau komplexerer Multiplexer-Einheiten	85
A-3.1.	Parallelisierung ohne Versatz	85
A-3.2.	Parallelisierung mit Versatz	86
A-4.	Lösungen von Teilaufgaben	87
A-4.1.	Basislösungen für Expandierung und Komprimierung	87
A-4.1.1.	Basislösungen für 2 Phasen	87
A-4.1.2.	Basislösungen für 3 Phasen	93
A-4.1.3.	Basislösungen für 4 Phasen	95
A-4.1.4.	Basislösungen für paralleles Grundelement und 2 Phasen	96
A-4.2.	Basislösungen für Lückenverteilung	98
A-4.3.	D2-MAC-Formatierung	100
A-4.3.1.	Strukturen für die Vor- und Nachformatierung	100
A-4.3.2.	Abschätzung der erforderlichen Stufenzahlen zur D2-MAC-Formatierung	100
A-4.3.3.	Basislösungen zur Konvertierung ins D2-MAC-Format	102
A-4.3.4.	Basislösungen zur Rückkonvertierung vom D2-MAC-Format	106
A-4.4.	Umkehrung der zeitlichen Reihenfolge	107
A-4.4.1.	Beweis für die Möglichkeit der schrittweisen Verfeinerung bei der Umkehrung	107
A-4.4.2.	Basislösungen zur Umkehrung der Reihenfolge	108
A-4.5.	Grundfunktionen zur Bitreverse-Vertauschung	111
A-4.6.	Einzellösungen für Zigzag-Scan (nicht kaskadierbar)	112
	Literatur	113